

1. W układzie **dziesiętnego licznika** 74192 na wejścia programujące podano kombinację stanów jak na rysunku. Dobierz sprzężenie zwrotne tak aby czas cyklu licznika wynosił 8 μ s. (4 punkty) Częstotliwość sygnału wejściowego $f_{CLK}=1\text{MHz}$. Podaj reprezentacje dziesiętne X kolejnych stanów wyjścia Q licznika (4 punkty).

CLR

LOAD*

CLK

X

2. Dana jest funkcja przełączająca Y o liczbie charakterystycznej $L_3=208_{10}$.

a. Podaj zbiór T_3 (1-mintermów): $T_3 =$ _____ (1pkt)

b. Określ kanoniczną postać sumacyjną tej funkcji przez zaznaczenie elementów 1-mintermów w tabelce (2pkt):

Minterm	x_1	$\overline{x_1}$	x_2	$\overline{x_2}$	x_3	$\overline{x_3}$
0						
1						
2						
3						
4						
5						
6						
7						

c. Posługując się tabelą Karnaugh przeprowadź minimalizację funkcji do postaci sumy implikantów prostych. (tabela 1pkt, postać analityczna 2 pkt)

		x_3	
x_1	x_2	0	1
0	0		
0	1		
1	1		
1	0		

Y= _____

d. Zrealizuj funkcję za pomocą **TYLKO** multiplexera o dwóch wejściach adresowych (6 pkt)

e. Zrealizuj funkcję za pomocą **TYLKO BRAMEK NAND** (4 pkt)

3. Korzystając z przerzutników JK zaprojektuj układ „licznika” synchronicznego liczącego w kodzie 35710462 (357...), z układem zerowania. Wykorzystaj 3 przerzutniki JK z wyjściami prostymi i zanegowanymi

Graf stanów

tablica przejść i wyjść

A ^t	A ^{t+1}	Y ₃ ^t Y ₂ ^t Y ₁ ^t	Y dziesiętnie
		011	3
		101	5
		111	7
		001	1
		000	0
		100	4
		110	6
		010	2

Tablica kodowa:

A ^t	Q ₃ ^t Q ₂ ^t Q ₁ ^t	A ^{t+1}	Q ₃ ^{t+1} Q ₂ ^{t+1} Q ₁ ^{t+1}	Q ₃ ^t	Q ₃ ^{t+1}	J ₃	K ₃	Q ₂ ^t	Q ₂ ^{t+1}	J ₂	K ₂	Q ₁ ^t	Q ₁ ^{t+1}	J ₁	K ₁

tabele wzbudzeń przerzutników (6 po 1 pkt)

Q ₃	Q ₂	Q ₁	Q ₁		
		0	1	0	1
0	0				
0	1				
1	1				
1	0				

J₃ K₃

Q ₃	Q ₂	Q ₁	Q ₁		
		0	1	0	1
0	0				
0	1				
1	1				
1	0				

J₂ K₂

Q ₃	Q ₂	Q ₁	Q ₁		
		0	1	0	1
0	0				
0	1				
1	1				
1	0				

J₁ K₁

Zminimalizowane funkcje wzbudzeń (6 po 2 pkt):

J₃=

K₃=

J₂=

K₂=

J₁=

K₁=

Realizacja (schemat) z minimalnymi postaciami funkcji wzbudzeń: (8pkt)

